



(19)

(11) Publication number:

03064118 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 01199361

(51) Int'l. Cl.: H03K 5/01 H04L 25/03

(22) Application date: 02.08.89

(30) Priority:

(43) Date of application publication: 19.03.91

(84) Designated contracting states:

(71) Applicant: FUJITSU LTD

(72) Inventor: ISHIKAWA HIROYUKI

(74) Representative:

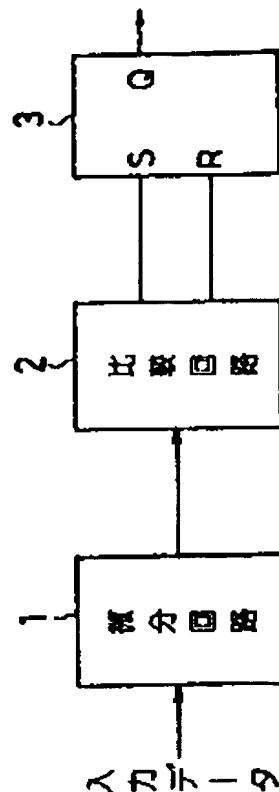
(54) DATA IDENTIFICATION

CIRCUIT

(57) Abstract:

PURPOSE: To surely identify even an input data with a large level fluctuation with simple constitution by differentiating an input data to detect its change point of time and identifying and reproducing the input data based thereon.

CONSTITUTION: A differentiating circuit 1 differentiates an input data and then a data change point of time is detected even when a level of the input data including a large DC component is fluctuated. Since a positive/negative polarity appears alternately at an output signal of the differentiating circuit 1, a comparator circuit 2 compares the signal with a prescribed level to detect only a differentiating output signal at an input data change point of time and, for example, the positive differentiating output signal is used as a set signal and the negative differentiating output signal is used as a reset signal and they are fed to a flip-flop 3. Thus, the output signal of the flip-flop 3 goes to '1' at the rise timing of the input data and goes to '0' at the fall timing, then the result of identification of the input data is outputted.



⑫ 公開特許公報 (A)

平3-64118

⑬ Int. Cl. 5

H 03 K 5/01
H 04 L 25/03

識別記号

府内整理番号

Z 8321-5J
E 8627-5K

⑭ 公開 平成3年(1991)3月19日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 データ識別回路

⑯ 特 願 平1-199361

⑰ 出 願 平1(1989)8月2日

⑱ 発明者 石川 浩之 神奈川県川崎市中原区上小田中1015番地 富士通株式会社

内

⑲ 出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代理人 弁理士 柏谷 昭司 外1名

明細書

1 発明の名称

データ識別回路

2 特許請求の範囲

入力データを微分する微分回路（1）と、
 該微分回路（1）の微分出力信号を一定レベル
 と比較する比較回路（2）と、
 該比較回路（2）の出力信号によりセット、リ
 セットが制御されて、前記入力データを識別出力
 するフリップフロップ（3）とを備えた
 ことを特徴とするデータ識別回路。

3 発明の詳細な説明

〔概要〕

レベル変動が大きい入力データについても容易
 に識別できるデータ識別回路に関し、
 簡単な構成でレベル変動の大きい入力データも
 確実に識別できるようにすることを目的とし、
 入力データを微分する微分回路と、該微分回路
 の微分出力信号を一定レベルと比較する比較回路
 と、該比較回路の出力信号によりセット、リセッ

トが制御されて、前記入力データを識別出力する
 フリップフロップとを備えて構成した。

〔産業上の利用分野〕

本発明は、レベル変動が大きい入力データにつ
 いても容易に識別できるデータ識別回路に関する
 ものである。

データ伝送システムの受信側に於いては、波形
 变を受けたデータを識別再生して、データ処理部
 に転送する為のデータ識別回路を備えているもの
 であり、このデータ識別回路の構成を簡単化する
 ことが要望されている。

〔従来の技術〕

従来例のデータ識別回路は、入力データと識別
 レベルとを比較して、例えば、識別レベル以上の
 レベルの入力データの場合は“1”とし、識別レ
 ベル以下のレベルの入力データの場合は“0”と
 して識別するものである。

この場合の識別レベルを固定的に設定する構成
 や、入力データのピークレベル或いは平均レベル
 を検出し、その検出結果に対応して識別レベルを

自動的に設定する構成等が知られている。

又受信側や中継器等に於いて伝送データを増幅することになるが、通常はコンデンサ結合による交流増幅器が用いられ、減衰したレベルを所望のレベルまでに増幅するものである。

〔発明が解決しようとする課題〕

比較的低速のNRZ符号のデータを伝送する場合、例えば、“1”が継続すると、直流分を多く含む信号となるから、直流レベルの変動が大きくなる。この場合、交流増幅器により増幅すると直流分が失われることにより、固定的に設定した識別レベルにより識別すると、元のパルス幅を識別出力することができなくなり、誤りとなる。従って、直流増幅器で増幅し、入力データのレベル変動に追従して自動的に識別レベルを制御する構成を用いることになる。

しかし、識別レベルを入力データのピークレベル検出等により自動的に制御する構成は、比較的複雑となるから、小型化を図る為の集積回路化が困難となる。

を検出することができる。

この微分回路1の出力信号は、正負極性が交互に現れるので、比較回路2により一定レベルと比較して、入力データの変化時点の微分出力信号のみを検出し、例えば、正極性の微分出力信号をセット信号、負極性の微分出力信号をリセット信号としてフリップフロップ3に加える。それによって、フリップフロップ3の出力信号は、入力データの立上りタイミングで“1”となり、立下りタイミングで“0”となるから、入力データの識別結果を出力することができる。

〔実施例〕

以下図面を参照して本発明の実施例について詳細に説明する。

第2図は本発明の実施例のブロック図であり、微分回路1と比較回路2とフリップフロップ3とを有し、微分回路1は、演算増幅器11とコンデンサ12と抵抗13とから構成され、比較回路2は、比較器21、22とから構成された場合を示す。

本発明は、簡単な構成でレベル変動の大きい入力データも確実に識別できるようにすることを目的とするものである。

〔課題を解決するための手段〕

本発明のデータ識別回路は、入力データを微分してその変化時点を検出し、それを基に入力データを識別再生するものであり、第1図を参照して説明する。

入力データを微分する微分回路1と、この微分回路1の微分出力信号を一定レベルと比較する比較回路2と、この比較回路2の出力信号によりセット、リセットが制御されて、入力データを識別出力するフリップフロップ3とから構成されている。

〔作用〕

微分回路1は、入力データを微分することにより、入力データの“0”から“1”への立上り又は“0”から“1”への立下りのタイミングを検出することになり、直流分が大きく含まれた入力データのレベルが変動しても、データの変化時点

入力データaは、微分回路1により微分され、その微分出力信号bは正負極性が交互に現れるものとなり、比較回路2の比較器21の+端子と比較器22の-端子とに加えられ、比較器21に於いて識別レベルV₁と比較され、正極性の微分出力信号についての比較出力信号cが得られ、又比較器22に於いて識別レベルV₂と比較され、負極性の微分出力信号についての比較出力信号dが得られる。

比較器21からの比較出力信号cはセット信号としてフリップフロップ3のセット端子Sに加えられ、比較器22からの比較出力信号dはリセット信号としてフリップフロップ3のリセット端子Rに加えられる。従って、フリップフロップ3のQ端子出力信号eが識別出力データとなる。

第3図は本発明の実施例の動作説明図であり、(a)～(e)は第2図の各部の信号a～eの一例を示すものであり、入力データaが(b)に示す場合、波形歪を受けると、例えば、点線で示す波形となる。波形歪を受けた場合でも、微分回路1に於いて微

分することにより、(b)に示すように、入力データ a の "0" から "1"への立上り及び "1" から "0"への立下りのタイミングに於いて微分出力信号 b が得られる。

比較回路2に於いては、比較器21、22により微分出力信号bを一定の識別レベルV₁、V₂と比較するものであり、識別レベルV₁を超える正極性の微分出力信号bの場合に、比較器21からの比較出力信号cは(c)に示すものとなり、又識別レベルV₂を超える負極性の微分出力信号bの場合に、比較器22からの比較出力信号dは(d)に示すものとなる。

従って、(c)に示す比較出力信号cをセット信号としてフリップフロップ3をセットし、(d)に示す比較出力信号dをリセット信号としてフリップフロップ3をリセットすることにより、(e)に示すフリップフロップ3のQ端子出力信号が識別出力データとなる。

前述のように、入力データの立上り、立下りのタイミングを検出し、立上りタイミングにセット

信号、立下りタイミングにリセット信号をそれぞれ出力してフリップフロップ3を制御することにより、入力データの"1"が継続するような場合でも、元のデータを識別再生することが可能となる。

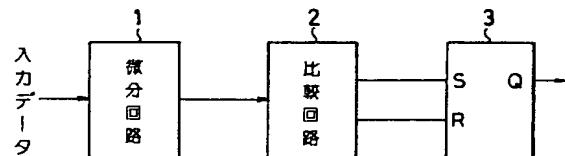
(発明の効果)

以上説明したように、本発明は、入力データを微分回路1により微分し、その微分出力信号を比較回路2により一定の識別レベルで比較して、フリップフロップ3のセット信号とリセット信号とを形成し、フリップフロップ3のセット、リセットを制御することにより、識別出力データを得るものであり、比較的簡単な構成であるから、集積回路化も容易となる。又微分出力信号を比較する識別レベル V_1 、 V_2 の設定は固定でよく、且つ入力データの例えば“1”が継続して直流分が多く含まれ、それによるレベル変動が大きい場合でも、確実に識別出力データを得ることができる利点がある。

4 図面の簡単な説明

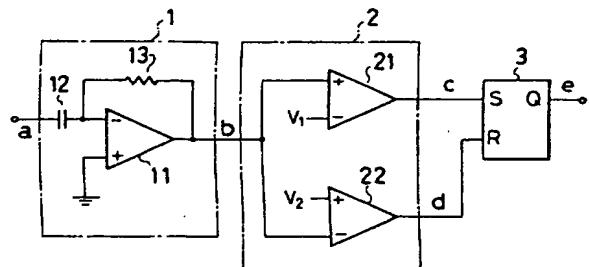
第1図は本発明の原理説明図、第2図は本発明の実施例のブロック図、第3図は本発明の実施例の動作説明図である。

1は微分回路、2は比較回路、3はフリップフロップである。

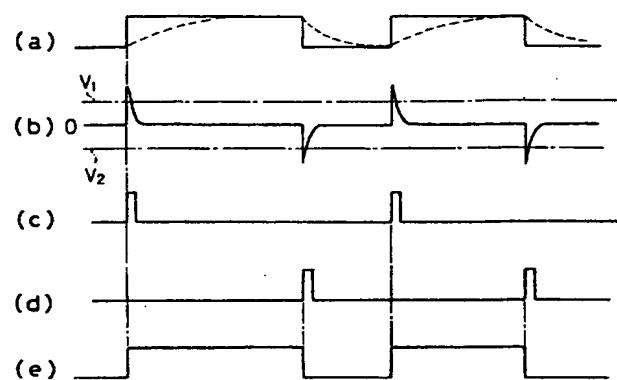


本発明の原理説明図 第一図

特許出願人 富士通株式会社
代理人弁理士 柏 谷 昭 司
代理人弁理士 渡 邊 弘 一



本発明の実施例のブロック図
第2図



本発明の実施例の動作説明図

第3図